

2024 International Solid-State Circuits Conference

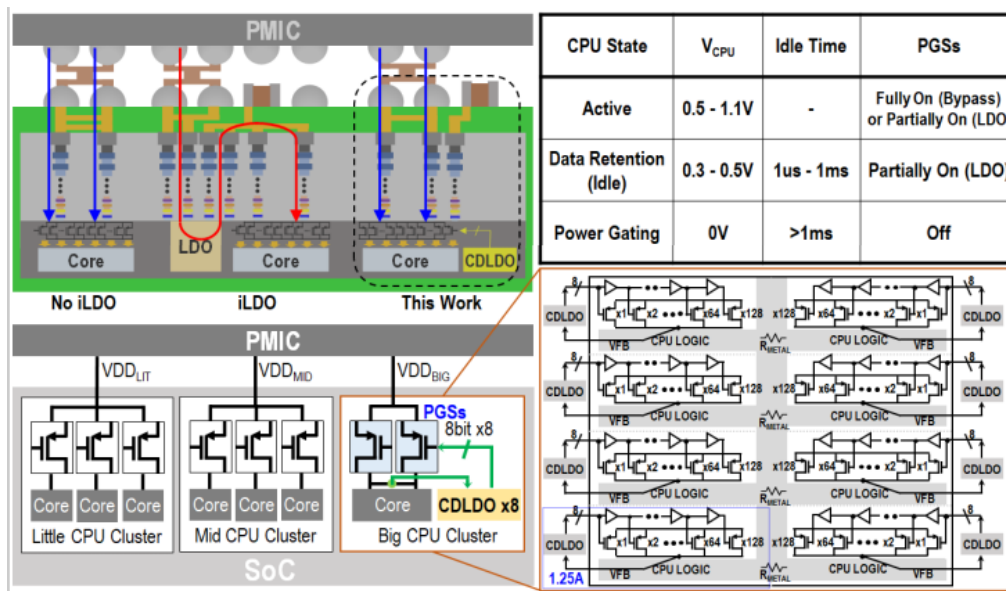
(ISSCC) Review

경북대학교 전자공학부 조건희 교수

Session 14: Digital Techniques for System Adaptation, Power Management and Clocking

이번 ISSCC 2024의 Session 14는 Digital Techniques에 관련된 10편의 논문이 발표되었다. 이 중 2편의 논문(14.6, 14.10)이 넓은 영역의 Digital System에 안정적인 전력공급을 위한 Distributed Digital LDO 관한 설계 기술에 대해 발표하였다.

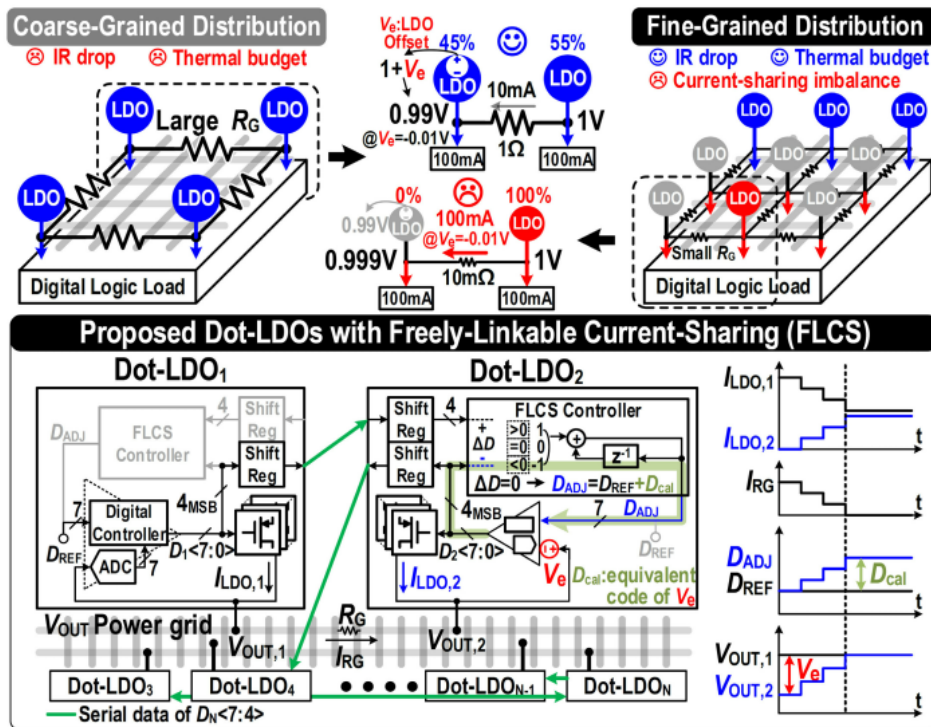
#14.6 은 삼성전자에서 발표한 논문으로, 3nm GAAFET 공정을 이용한 $263\text{A}/\text{mm}^2$ current density를 얻은 Computation Digital LDO 설계에 관한 논문이다. 최근 모바일 프로세서의 클러스터 및 코어의 수가 증가하는 가운데, 안정적인 전원 공급을 위해 power gating switch (PGS)를 integrated LDO (iLDO)로 이용하는 설계를 제안하였다. 또한 빠른 응답을 위해 time-based exponential control (TEC) with slope detector를 제안하였으며, 안정적인 동작을 위해 step-back과 negative-step control을 이용하였다. 3nm GAAFET 공정을 이용하여 설계된 LDO의 경우 매우 높은 current density 성능 ($263\text{A}/\text{mm}^2$)을 보여주었으며, 빠른 응답 (9.32ps FOM) 또한 얻을 수 있었다.



[그림 1] 제안한 computation LDO의 시스템 레벨 구성도

#14.10 은 KAIST에서 발표한 논문으로 28nm 공정을 이용한 $34.7\text{A}/\text{mm}^2$ current density를 얻은 scalable distributed digital LDO 설계에 관한 논문이다. Distributed LDO의 간격을 좁게 할수록 (Fine-grained distribution), 넓은 영역에서도 더욱 균등한 레벨의 전력을 공급해 줄 수 있다. 하지

만, fine-grained distribution을 구현할 경우 current sharing imbalance 문제를 초래하게 된다. 이를 극복하고자, freely-linkable current sharing (FLCS) 방식을 제안하였다. FLCS를 통해 각 LDO에서 발생하는 offset을 상쇄시켜준다. 또한 current sharing 방식은 다양한 연결 network option 을 제공하며, 기존에 사용하던 global control 방식을 필요로 하지 않는다는 장점을 가지고 있다.

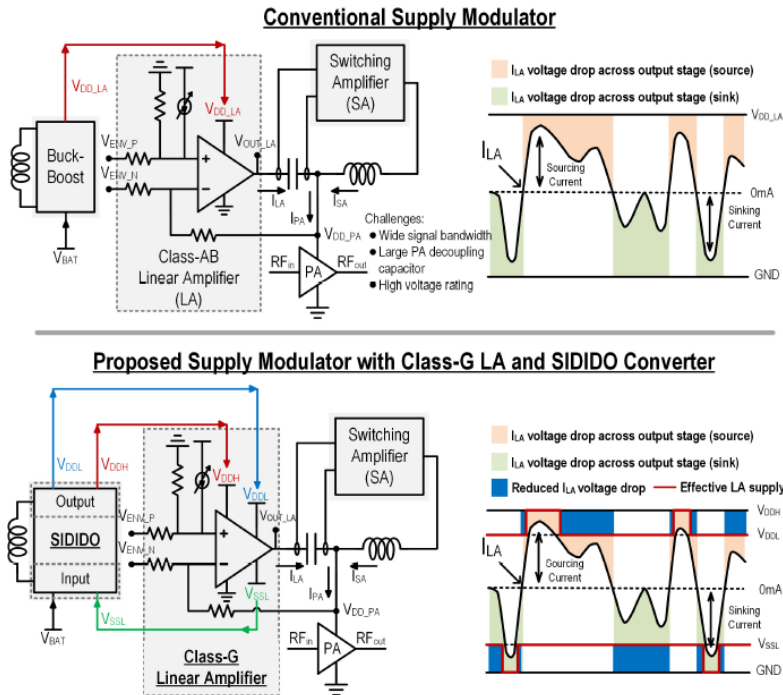


[그림 2] Coarse 및 Fine-grained distribution 형태의 비교 (위), 제안한 freely-linkable current sharing 방식 (아래)

Session 31: Power Converter Techniques

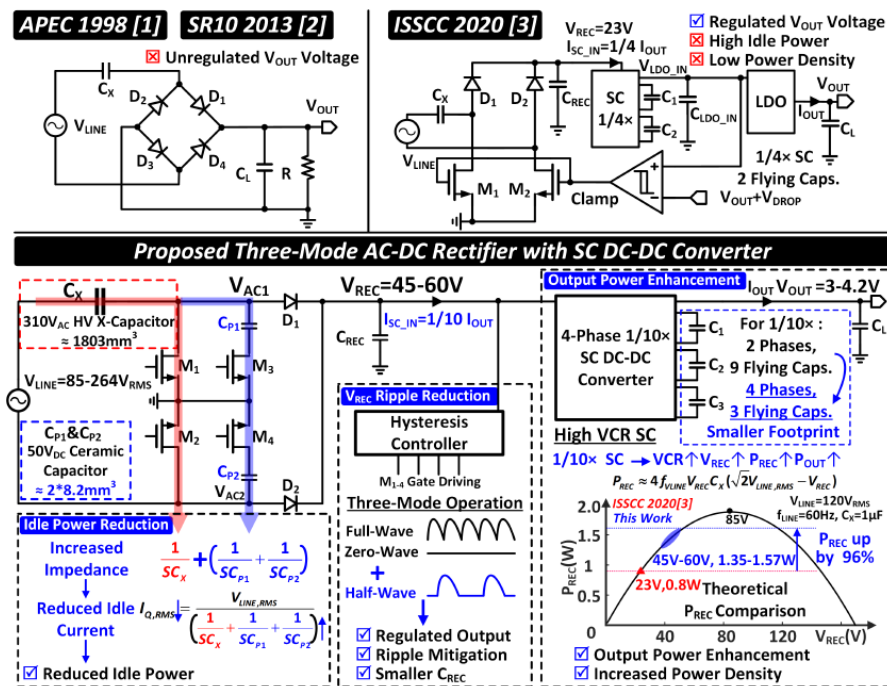
이번 ISSCC 2024의 Session 31은 Power Converter Techniques에 관련된 11편의 논문이 발표되었다. μ W부터 kW까지 다양한 전력 수준의 분야에서 높은 전력 효율을 얻은 Power Converter 구조들이 소개되었으며, Energy harvester, Automotive, Envelope tracking, Wireless power 등 다양한 application에 적용된 기술들을 선보였다.

#31.1 은 중국과학기술대학에서 발표한 논문으로, 5G NR RF application에 적용하기 위한 envelope tracking supply modulator 설계기술을 발표하였다. 기존의 supply modulator의 경우 높은 효율을 갖지만 낮은 BW에서 동작하는 switching amplifier와 효율은 낮지만 높은 BW에서 동작하는 linear amplifier를 구성해서 동작을 하였다. 그러나 제안하는 방식의 경우 class-G 형식의 linear amplifier를 제안하였으며, class-G 동작을 위한 2개의 전원전압을 single-inductor dual-input dual-output (SIDIDO) buck-boost 컨버터로 구현하였다. 최대 출력 전력 2.4W에서 최고 효율 83.4%를 얻을 수 있었으며, 기존의 방식보다 2.3~4.9% 효율 증대를 보였다.



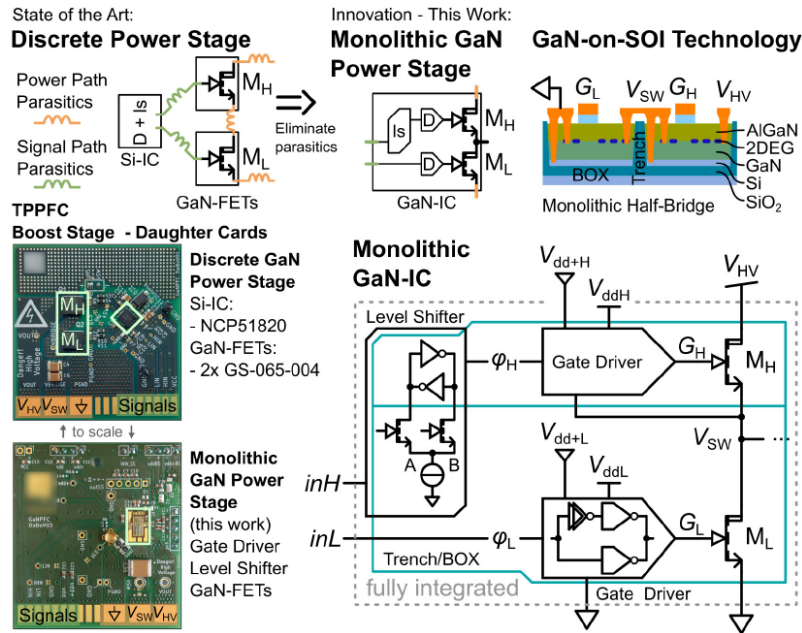
[그림 3] Conventional 구조 및 제안한 Supply Modulator 구조의 비교

#31.9 는 중국 남방과학기술대학에서 발표한 논문으로, 85-264Vac 를 3-4.2Vdc 로 변환하는 AC-DC 컨버터 설계 기술을 발표하였다. 새로운 구조의 AC-DC Rectifier를 제안함으로써 idle 전력을 크게 낮출 수 있었으며, 높은 전력을 구동하기 위해 VREC 전압을 높이는 대신, 높은 VCR을 갖는 DC-DC 컨버터를 이용하였다. 또한 작은 CREC을 사용하기 위해 AC-DC Rectifier에서 three-mode 동작을 제안하였다. 이를 통해 5.11mW idle 전력, 1.05W 최대 전력, 78.2%의 최대 효율을 얻을 수 있었다.



[그림 4] 제안한 AC-DC 컨버터 기술

#31.9 는 Leibniz University Hannover 에서 발표한 논문으로, Totem-pole PFC를 GaN IC를 이용하여 구현한 설계 기술을 발표하였다. Totem-pole PFC의 경우, 기존 boost converter 기반의 PFC 에서 diode를 제거할 수 있어서 더 높은 효율로 구동이 가능하다. 다만, 고전압 half-bridge 구조의 power-stage를 필요로 하는데, 이를 GaN IC로 구현함으로써 효율을 높일 수 있었다. Discrete 형태로 구현한 것과 GaN IC로 구현한 것에 대해 성능 및 scale에 대해 비교 측정 하였다.



[그림 5] Discrete vs monolithic GaN Power-stage

저자정보



조건희 교수

- 소 속 : 경북대학교 전자공학부
- 연구분야 : Power management ICs
- 이 메 일 : kunhee@knu.ac.kr
- 홈페이지 : <https://sites.google.com/view/icslab>